

CONSTITUTION: By an auxiliary transformer 1, the signal proportional to the load voltage of the feeder is supplied to the input terminal 9a of a rectifier smoothing circuit 9 and a 1st input terminal 11a of the phase difference detecting circuit 11. By an auxiliary current transformer 2, the signal proportional to the load current of the feeder is inputted to the input terminal 10a of the rectifier smoothing circuit 10 and a 2nd input terminal 11b of the circuit 11. The signals supplied to the terminals 9a and 10a are converted to the DC voltages by each circuit 9 and 10, then supplied respectively to the input terminals 15a, 15b of 1st and 2nd channels of an A/D converter circuit 15. By the circuit 11, the DC voltage which is proportional to the phase difference between the signals supplied to the terminals 11a, 11b is supplied to the input terminal 15c of a 3rd channel of the circuit 15, and the digital signal converted by an A/D conversion in the circuit 15 is computed to an electric energy in an arithmetic part 17 and displayed on a display part 8.

61-38569

Feb. 24, 1986

L17: 70 of 108

ELECTRONIC WATTHOUR METER

INVENTOR: SHUNICHI KOBAYASHI

ASSIGNEE: TOSHIBA CORP

APPL NO: 59-160533

DATE FILED: Jul. 31, 1984

PATENT ABSTRACTS OF JAPAN

ABS GRP NO: P475

ABS VOL NO: Vol. 10, No. 195

ABS PUB DATE: Jul. 9, 1986

INT-CL: G01R 21/133; G01R 22/00

PURPOSE: To measure electric power with a high precision and acquire data required for power measurement by operating DC signals proportional to outputs of an auxiliary transformer and an auxiliary current transformer in a microcomputer after sampling and holding.

CONSTITUTION: Signals proportional to the load voltage and the current consumption of a feeder which are taken out from an auxiliary transformer 11 and an auxiliary current transformer 12 are rectified by rectifying circuits 13 and 14 individually to become DC voltage signals. Outputs of the transformer 11 and the current transformer 12 are taken into a phase difference detecting circuit 15 and are converted to a DC signal proportional to a phase angle θ . DC voltage signals converted by circuit 13 approx. 15 are sampled and held individually on the basis of a sampling timing signal having a prescribed time interval by sampling and holding circuits 16 approx. 18 and are converted by A/D converters 19 approx. 21 and are sent to a microcomputer 22. The computer 22 stores sent data and reads out this data to obtain an available electric energy, a reactive electric energy, an apparent electric energy, a power factor, etc. in accordance with prescribed operation processings.

⑫ 公開特許公報 (A)

昭61-38569

⑬ Int. Cl.

G 01 R 21/133
22/00

識別記号

庁内整理番号

7359-2G
7359-2G

⑭ 公開 昭和61年 1986 2 月24日

審査請求 未請求 発明の数 1 全5頁

⑮ 発明の名称 電子式電力量計

⑯ 特 願 昭59-160533

⑰ 出 願 昭59(1984)7月31日

⑱ 発 明 者 小 林 俊 一 川崎市幸区柳町70番地 株式会社東芝柳町工場内

⑲ 出 願 人 株 式 会 社 東 芝 川崎市幸区堀川町72番地

⑳ 代 理 人 弁 理 士 鈴 江 武 彦 外2名

明 細 書

1. 発明の名称

電子式電力量計

2. 特許請求の範囲

(1) 補助変圧器および補助変流器から取り出された給電線の負荷電圧および消費電流にそれぞれ比例した第1および第2の信号を各別に整流して直流電圧信号に変換する第1および第2の整流回路と、これらの整流回路から出力された直流電圧信号をサンプルホールドする第1および第2のサンプルホールド回路と、これらのサンプルホールド回路のホールドデータをデジタル化してマイクロコンピュータに供給するデータ変換手段と、このデータ変換手段によって得られたデータを記憶するとともに、このデータを読み出して所定の演算処理により少なくとも2つ以上の異なる電力量等を演算処理手段とを備えたことを特徴とする電子式電力量計。

(2) サンプルホールド回路は、予め関係の定められたサンプルタイミング信号を受けて

サンプルホールド動作を行なうものである特許請求の範囲第1項記載の電子式電力量計。

(3) データ変換手段は、第1および第2のサンプルホールド回路に各別にA/D変換回路を設けてデジタル化するものである特許請求の範囲第1項記載の電子式電力量計。

(4) データ変換手段は、第1および第2のサンプルホールド回路の出力端にスイッチ回路を介して1個のA/D変換回路が接続され、前記スイッチ回路の切換制御によつて各サンプルホールド回路のホールドデータを選択的に1個のA/D変換回路に入力してデジタル化するものである特許請求の範囲第1項記載の電子式電力量計。

(5) 演算処理手段は、サンプルタイミング信号に対応させて所定のアドレスでサンプルホールド回路のホールドデータをメモリに読み込み、同一または異なるサンプルタイミング信号で得られたデータをメモリから読み出して有効電力量、無効電力量、皮相電力量および力率の何れか1

づまたは2つ以上を求めるものである特許請求の範囲第1項記載の電子式電力計。

3. 発明の詳細な説明

(発明の技術分野)

本発明は、コンピュータリング方式を採用した電子式電力計の改良に関する。

(発明の技術的背景とその問題点)

従来より既にマイクロコンピュータを用いた電子式電力計が開発されている。第5図はその電力計の構成を示す図であつて、これは補助変圧器1および補助変流器2からそれぞれ給電線の負荷電圧および消費電流に比例した信号を出力するとともに、これらの機器1, 2の出力端にそれぞれサンプルホールド回路3, 4を設けて各機器1, 2の出力を断時的にサンプルホールドし、このホールドデータを後続のA/D変換回路5, 6に供給している。そして、これらのA/D変換回路5, 6でそれぞれのホールドデータをパルス列信号に変換した後、マイクロコンピュータ7に入力し、ここでパルス列信

号を計数乗算して電力を求めて表示部8に表示させている。

しかし、以上のような電力計は、各機器1, 2の出力を各別にサンプルホールド回路3, 4でサンプルホールドしているも、これら両回路3, 4間でサンプリング時間に差が生じると、マイクロコンピュータ7による乗算結果に誤差が生じ、これが測定精度に影響を与えている。(発明の目的)

本発明は上記実情にかんがみてなされたもので、サンプルホールド時間やマイクロコンピュータ内の乗算時間に影響されずに精度よく電力を測定でき、また電力測定上必要な各側のデータをも簡単に得られる電子式電力計を提供することにある。

(発明の概要)

本発明は、補助変圧器および補助変流器の出力側に整流回路を設けて両機器の出力に比例する直流信号に変換した後、これらの直流信号をサンプルホールド回路でサンプルホールドする

とともに、このホールドデータをデジタル化してマイクロコンピュータのメモリに格納し、所定のプログラムに従って前記メモリのデータを読出して演算の電力値および力率を求める電子式電力計である。

(発明の実施例)

以下、本発明の一実施例について図面を参照して説明する。第1図は電子式電力計の全体構成を示すブロック図である。図例において11および12は給電線の負荷電圧および消費電流に比例した第1および第2の信号に変換する補助変圧器および補助変流器であつて、これらの機器11, 12の出力端に各別に整流回路13, 14が接続され、また両機器11, 12の出力を取り込むように位相差検出回路15が接続されている。整流回路13, 14は、補助変圧器11、補助変流器12より出力される第1, 第2の信号をそれぞれ整流して負荷電圧、消費電流に比例した直流電圧信号に変換する機能を持っている。前記位相差検出回路15は、

第1の信号と第2の信号の位相差に比例した直流電圧信号に変換するものである。16~18は整流回路13, 14および位相差検出回路15の出力端に各別に接続されたサンプルホールド回路であつて、ここで負荷電圧、消費電流および位相差に比例した直流電圧信号を所定のサンプルタイミング信号でサンプルホールドする。そして、このホールドデータはそれぞれ各別に後続のA/D変換回路19~21でデジタルデータ(a1, b1, c1), (a2, b2, c2)…に変換されてマイクロコンピュータ22のメモリ(図示せず)に格納される。第2図は各サンプル時点11, 12, …でのメモリ内のデータ格納状態を示している。このマイクロコンピュータ22は、例えばRAM(ランダム・アクセス・メモリ)、ROM(リード・オンリー・メモリ)、演算処理部CPUなどが内蔵され、プログラムまたは人為的な操作に基づいて電力値などの演算処理を実行して有効電力値、無効電力値、皮相電力値および力率な

どを求めた後、これらの演算結果を必要によりRAMに格納し、また後述の有効電力量表示部23、無効電力量表示部24、皮相電力量表示部25、力率表示部26および位相角表示部27に表示するものである。

次に、以上のように構成された電力計の作用を説明する。各補助変圧器11および補助変流器12によつて取り出された給電線の負荷電圧および消費電流に比例した第1および第2の信号は各信号ごとに整流回路13、14により整流されて直流信号に変換され、また両機器11、12の出力は位相差検出回路15に取り込まれて位相角 θ に比例した直流電圧信号に変換される。これらの回路13～15で変換された直流電圧信号は図示されていないが例えばマイクロコンピュータ22などから発せられる予め定められた時間間隔のサンプルタイミング信号に基づいて各別にサンプルホールド回路16～18でサンプルホールドされた後、A/D変換回路19～21に送られてデジタルデータ

に変換される。

以上のようにしてA/D変換回路19～21でデジタル化された各サンプリング時点11、12、…ごとのデジタルデータ(a_1, b_1, c_1)、(a_2, b_2, c_2)、…はマイクロコンピュータ22により読取られて第2図に示すようにアドレス指定されてRAMに格納される。

ここで、マイクロコンピュータ22は、例えば予め定められたプログラムまたは人為的な操作により第3図に示すようなフローに従って演算処理を実行する。即ち、スタート指令に基づいて演算処理部は、ステップS1においてRAMに格納されている例えばサンプリング時点11の負荷電圧 V および消費電流 I に比例したデータ a_1, b_1 を読出した後、ステップS2で $a_1 \times b_1$ の乗算処理を行なうことにより有効電力量 $V I \cos \theta$ を求める。しかる後、乗算処理によって求めた有効電力量を、RAMに格納するとともに、ステップS3で有効電力量表示部23

へ送出して表示する。次に、ステップS4において有効電力量の演算処理終了か否かを判断し、終了であると判断したときには次のステップS5に進んで無効電力量 $V I \sin \theta$ を求める。

この無効電力量の演算処理は、ステップS5～S7に示す如く、例えばサンプリング時点11の電流変換データ b_1 とこのデータ b_1 よりも例えば90°遅れてサンプリングホールドした電圧変換データ a_2 とを読出した後、 $a_2 \times b_1$ の乗算処理によつて無効電力量 $V I \sin \theta$ を求め、これを必要に応じてRAMに記憶するとともに、無効電力量表示部24を送出して無効電力量を表示する。次に、ステップS8において前述同様に無効電力量の演算処理終了か否かを判断し、終了であると判断したときには次のステップS9に進んで皮相電力量 $V I$ を求める。

この皮相電力量の演算処理は、例えばサンプリング時点11の電流変換データ b_1 とこの電流波形に等しい電圧波形となるサンプリング時点12で取得した電圧変換データ a_2 とをステッ

プS9で読出した後、 $a_2 \times b_1$ の乗算処理を行えば皮相電力量を求めることができる(ステップS10)。そして、この皮相電力量をRAMに記憶するとともに、皮相電力量表示部25へ送出して表示する。

次に、ステップS12において皮相電力量の演算終了を確認した後、ステップS13～S15で力率 $\cos \theta$ を求める。この力率 $\cos \theta$ の演算処理は、RAMに記憶された有効電力量と皮相電力量とを讀出して有効電力量/皮相電力量の演算を行なうことによつて求め、これを必要によりRAMに記憶するとともに、力率表示部26に表示する。なお、位相角はメモリから読出して角度表示部27に送出して表示する。

従つて、以上のような構成によれば、補助変圧器11および補助変流器12の出力を直流化してサンプルホールドするので、サンプルホールド時間に多少の差があつても殆んど各電力計の結果に影響を与えない。即ち、サンプリング時間差による誤差を少なくして高精度に電力計

を測定することができる。また、予め定められたサンプリング時点でデータを取得してマイクロコンピュータ22のメモリにアドレス指定して記憶するので、マイクロコンピュータ22では任意の時間にデータを取出して電力量を求めることが可能であり、かつマイクロコンピュータ22は電圧波形と電流波形の関係を把握してサンプリング点を定めてデータを記憶していることから有効電力量のみならず、所定のデータを取出して無効、皮相電力量および力率をも求めることができ、小形で多機能の電力量計を実現することができる。

なお、本発明は上記実施例に限定されるものではない。例えば第4図に示すように、サンプリングホールド回路16～18の出力側にスイッチ回路31を設け、これをタイマ回路32で順次選択的に切換制御すれば、1個のA/D変換回路33を用いて各回路16～18のホールドデータをデジタルデータに変換してマイクロコンピュータ22に入力することができる。また、

11…補助変圧器、12…補助変流器、13、14…整流回路、15…位相差検出回路、16～18…サンプリングホールド回路、19～21、33…A/D変換回路、22…マイクロコンピュータ、23…有効電力量表示部、24…無効電力量表示部、25…皮相電力量表示部、26…力率表示部、31…スイッチ回路、32…タイマ回路。

表示部の数を1個とし、ナイクリンクに表示することも可能である。その他、本発明はその要旨を逸脱しない範囲で種々変形して実施できる。
〔発明の効果〕

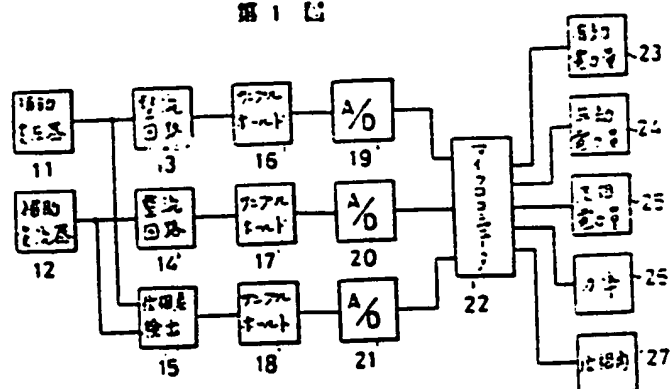
以上詳記したように本発明によれば、サンプリングホールド時間差による誤差を少なくして高精度に電力量を計測でき、また各種の電力量を簡単に計測し得る電子式電力量計を提供できる。

4. 図面の簡単な説明

第1図は本発明に係る電子式電力量計の一実施例を示すブロック図、第2図はマイクロコンピュータ内のメモリのデータ格納状態を示す図、第3図はマイクロコンピュータにおけるデータ処理の流れ図、第4図は本発明電子式電力量計の他の例を示すブロック図、第5図は従来の電子式電力量計の構成を示すブロック図である。

11…補助変圧器、12…補助変流器、13、14…整流回路、15…位相差検出回路、16～18…サンプリングホールド回路、19～21、33…A/D変換回路、22…マイクロコンピ

第1図

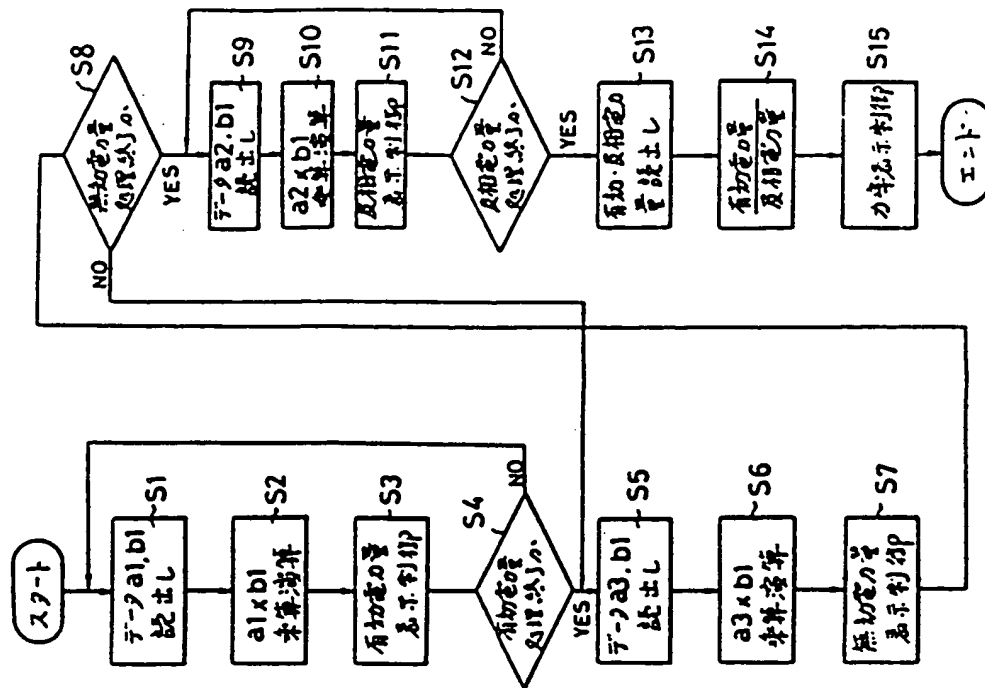


第2図

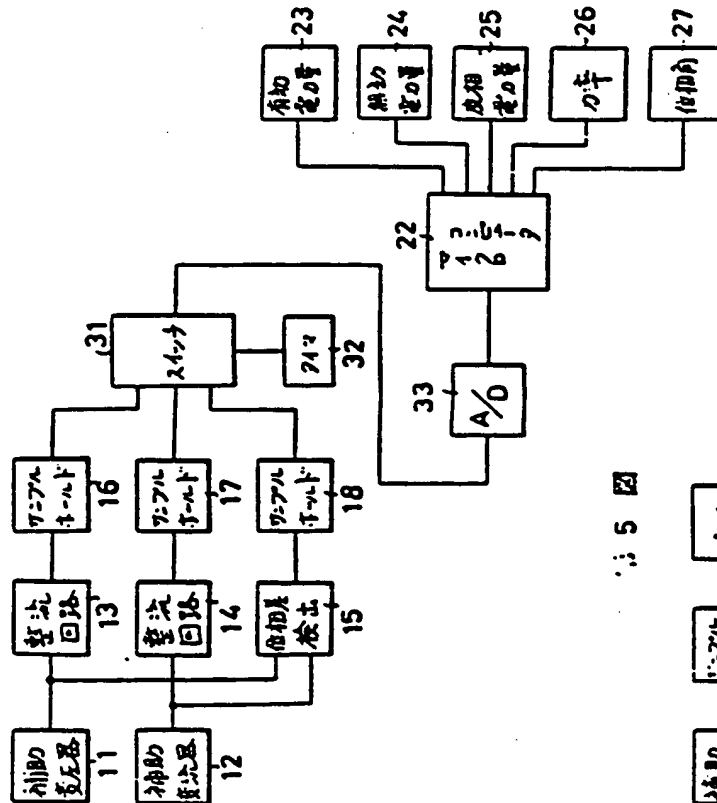
	電圧	電流	位相角
11	a1	b1	c1
12	a2	b2	c2
13	a3	b3	c3
	⋮	⋮	⋮

出願人代理人 弁理士 鈴 江 武 彦

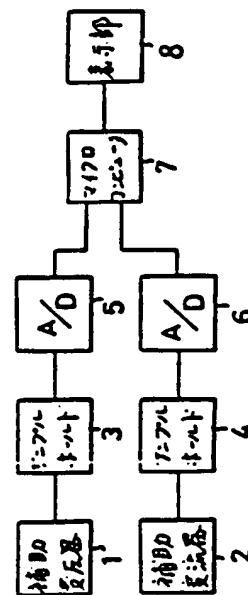
第3図



第4図



第5図



**This Page is Inserted by IFW Indexing and Scanning
Operations and is not part of the Official Record**

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

- ☒ **BLACK BORDERS**
- ☐ **IMAGE CUT OFF AT TOP, BOTTOM OR SIDES**
- ☐ **FADED TEXT OR DRAWING**
- ☐ **BLURRED OR ILLEGIBLE TEXT OR DRAWING**
- ☐ **SKEWED/SLANTED IMAGES**
- ☐ **COLOR OR BLACK AND WHITE PHOTOGRAPHS**
- ☐ **GRAY SCALE DOCUMENTS**
- ☐ **LINES OR MARKS ON ORIGINAL DOCUMENT**
- ☐ **REFERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY**
- ☐ **OTHER:** _____

IMAGES ARE BEST AVAILABLE COPY.

As rescanning these documents will not correct the image problems checked, please do not report these problems to the IFW Image Problem Mailbox.